

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In Re Application of: Kang

Group Art Unit: Unassigned

Serial No.: Unassigned

Examiner: Unassigned

Filed: December 29, 2003

Docket No. 250122-1110

For: **Chip Carrier Plate**

CLAIM OF PRIORITY TO AND
SUBMISSION OF CERTIFIED COPY OF REPUBLIC OF CHINA APPLICATION
PURSUANT TO 35 U.S.C. §119

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

In regard to the above-identified pending patent application and in accordance with 35 U.S.C. §119, Applicant hereby claims priority to and the benefit of the filing date of Republic of China patent application entitled, "Chip Carrier Plate", filed May 20, 2003, and assigned serial number 92113538. Further pursuant to 35 U.S.C. §119, enclosed is a certified copy of the Republic of China patent application

Respectfully Submitted,

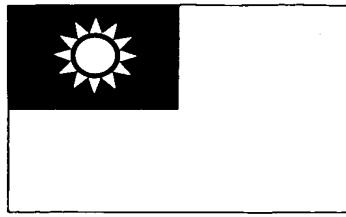
**THOMAS, KAYDEN, HORSTEMEYER
& RISLEY, L.L.P.**

By:



Daniel R. McClure, Reg. No. 38,962

100 Galleria Parkway, Suite 1750
Atlanta, Georgia 30339
770-933-9500



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 05 月 20 日
Application Date

申請案號：092113538
Application No.

申請人：友達光電股份有限公司
Applicant(s)

局長

Director General

蔡 繩 生

發文日期：西元 2003 年 7 月 22 日
Issue Date

發文字號：
Serial No. 09220735320

| | |
|-------|-------|
| 申請日期： | IPC分類 |
| 申請案號： | |

(以上各欄由本局填註)

發明專利說明書

| | | |
|-------------------|-----------------------|--------------------------------------|
| 一 發明名稱 | 中文 | 晶片承載盤 |
| | 英文 | |
| 二 發明人 (共1人) | 姓名 (中文) | 1. 康恆華 |
| | 姓名 (英文) | 1. Heng-Hwa Kang |
| | 國籍 (中英文) | 1. 中華民國 TW |
| | 住居所 (中 文) | 1. 新竹市光復路二段303號14樓 |
| | 住居所 (英 文) | 1. |
| 三 申請人 (共1人) | 名稱或 姓名 (中文) | 1. 友達光電股份有限公司 |
| | 名稱或 姓名 (英文) | 1. |
| | 國籍 (中英文) | 1. 中華民國 ROC |
| | 住居所 (營業所) (中 文) | 1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同) |
| | 住居所 (營業所) (英 文) | 1. |
| | 代表人 (中文) | 1. 李焜耀 |
| | 代表人 (英文) | 1. |



四、中文發明摘要 (發明名稱：晶片承載盤)

本發明係為一種晶片承載盤，具有一基礎、一凸狀部以及一凹陷部。凸狀部設於該基礎之上。凹陷部形成於基礎相對於凸狀部的另一側。凸狀部上具有一凹部、一第一連接部以及一第二連接部。第一連接部為一凸塊，設於凹部中。第二連接部亦為一凸塊，設於凹部中。

伍、(一)、本案代表圖為：第8圖。

(二)、本案代表圖之元件代表符號簡單說明：

210～凹部；

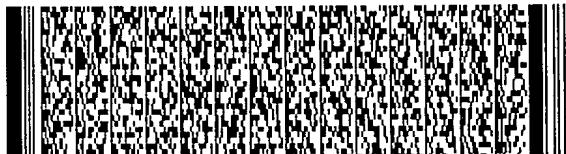
220～第一連接部；

230～第二連接部；

240～第三連接部；

300～晶片承載盤。

六、英文發明摘要 (發明名稱：)



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

無

寄存日期：

寄存號碼：

熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

【發明所屬之技術領域】

本發明係有關於一種晶片承載盤，特別係有關於一種應用於呈放液晶顯示器驅動晶片之晶片承載盤。

【先前技術】

在液晶顯示器的製造過程中的COG(Chip on glass)步驟，其為將長有金凸塊的驅動晶片，以ACF(異方向性導電膠，一種可導電的雙面膠)為中間介面，接合在液晶顯示器的ITO端。ITO導電玻璃係在原本無法導電的母玻璃(mother glass)基板上，鍍上一層可以導電的氧化銦錫(indium tin oxide, ITO)，從而可以扮演電極。

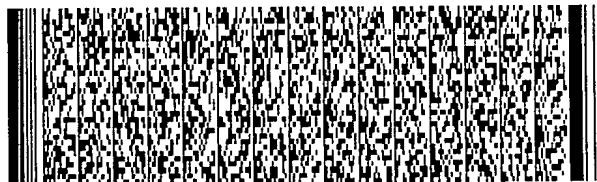
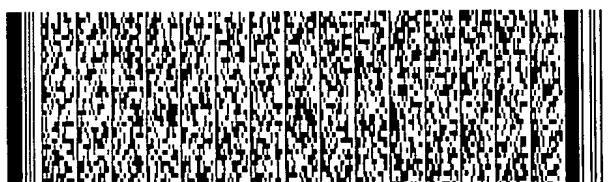
在進行COG步驟時，晶片原本置於一晶片承載盤上，機械手臂將晶片從晶片承載盤上夾起，再放置到玻璃上。

如第1a、1b圖所顯示的，習知之晶片承載盤100具有一基礎101、一凸狀部102以及一凹陷部103，凸狀部102上具有複數個凹槽110，用以供晶片容納其中。

晶片承載盤100於搬運時，是以彼此層疊的方式堆置，因此需要有凸狀部102以及凹陷部103。其於堆置時將第一塊晶片承載盤100的凸狀部102置入第二塊晶片承載盤100的凹陷部103，以防止承載盤100滑動。

參照第2圖，係顯示晶片120置於凹槽110中之示意圖，晶片120之金凸塊121與凹槽110之底部接觸。

然而，晶片承載盤的表面或凹槽內常常存在有污染粒子，若晶片置於凹槽內時粒子黏附於晶片(特別是金凸塊)



五、發明說明 (2)

之上，則於COG製程中將晶片固定於玻璃的過程中，晶片的線路將極容易受損，影響產品的良率。

污染粒子有許多產生原因，例如機械手臂或是機台上的粒子掉落至晶片承載盤；承載盤本身在其射出成形的製造過程中，所產生的雜質；或是由於晶片乃由矽所製成，當切割晶片時，晶片邊緣容易產生毛邊，這些毛邊在搬運過程中容易因震動或是外力影響而掉落，而形成污染粒子。由此可知，污染粒子的產生是無法避免的。

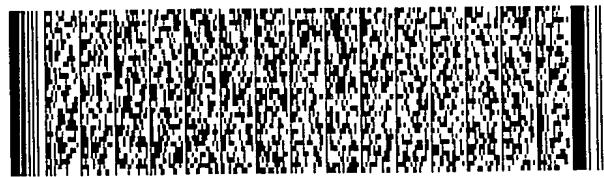
既然無法避免污染粒子的產生，若能降低污染粒子與晶片的接觸機會，其仍有可能避免污染粒子黏附於晶片而造成晶片的損傷。

因此，開發一改良式的晶片承載盤，以降低污染粒子對晶片的損害，從而提高產品的良率，是有其必要的。

【發明內容】

本發明係為了要解決上述習知技術之問題而提供之一種一種晶片承載盤，具有一基礎、一凸狀部以及一凹陷部。凸狀部設於該基礎之上。凹陷部形成於基礎相對於凸狀部的另一側。凸狀部上具有一凹部、一第一連接部以及一第二連接部。第一連接部為一凸塊，設於凹部中。第二連接部亦為一凸塊，設於凹部中。

利用本發明之晶圓承載盤，可讓污染粒子落於第一連接部以及第二連接部之間的凹陷空間，避免污染粒子黏附於晶片，而防止污染粒子損害晶片。



五、發明說明 (3)

應用本發明之晶片承載盤放置晶片，可大幅避免污染粒子黏附於晶片的情形，防止晶片於固定於玻璃的過程中，其線路遭受損害，因此可大幅提昇產品的良率。

【實施方式】

第一實施例

如第3a、3b圖所顯示的，本發明之晶片承載盤200，其具有一基礎201、一凸狀部202以及一凹陷部203。凸狀部202設於該基礎201之上。凹陷部203，形成於基礎201相對於凸狀部202的另一側。凸狀部202上具有一凹部210(如虛線所表示)、一第一連接部220以及一第二連接部230。第一連接部220為一凸塊，設於凹部210中。第二連接部230亦為一凸塊，設於凹部210中。

晶片承載盤200於搬運時，是以彼此層疊的方式堆置，因此需要有凸狀部202以及凹陷部203。其餘堆置時將第一塊晶片承載盤200的凸狀部202放入第二塊晶片承載盤200的凹陷部203，以防止承載盤200滑動。

參照第4圖，係顯示凹部210的剖面放大圖，第一連接部220以及第二連接部230分別設於凹部210兩側之底部。

參照第5圖，當晶片250置於凹部時，晶片250之金凸塊251與第一連接部220以及第二連接部230接觸。

參照第6圖，當粒子270掉落於晶片承載盤的表面時，其有較多的機會掉入第一連接部220以及第二連接部230之間的凹陷空間中。因此，可減少粒子270與晶片250或是金



五、發明說明 (4)

凸塊251的接觸機會。

上述之第一連接部220以及第二連接部230之高度乃依照粒子可能的大小而設計，其高度範圍可以位於 $50\text{ }\mu\text{m}$ ~ $1000\text{ }\mu\text{m}$ 之間。

第二實施例

如第7圖所顯示的，於第一連接部220以及第二連接部230之間，可更設一第三連接部240。第三連接部240亦與晶片250之金凸塊251接觸，以防止晶片250於搬運過程中，由於外力或是自身重力，而產生的變形。

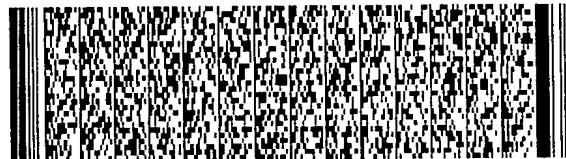
第8圖係顯示設有第三連接部240之晶片承載盤。

上述之第三連接部240其高度範圍亦可以位於 $50\text{ }\mu\text{m}$ ~ $1000\text{ }\mu\text{m}$ 之間。

利用本發明之晶圓承載盤，可讓污染粒子落於第一連接部以及第二連接部之間的凹陷空間，避免污染粒子黏附於晶片，而防止污染粒子損害晶片。

應用本發明之晶片承載盤放置晶片，可大幅避免污染粒子黏附於晶片的情形，防止晶片於固定於玻璃的過程中，其線路遭受損害，因此可大幅提昇產品的良率。

雖然本發明已於較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，仍可作些許的更動與潤飾，因此本發明之保



五、發明說明 (5)

護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1a 圖係顯示習知之晶片承載盤之立體圖；

第1b 圖係顯示習知之晶片承載盤之仰視圖；

第2 圖係顯示晶片置於習知晶片承載盤的凹槽中之示意圖；

第3a 圖係顯示本發明之第一實施例之立體圖；

第3b 圖係顯示本發明之第一實施例之仰視圖；

第4 圖係顯示本發明之第一實施例的凹槽之示意圖；

第5 圖係顯示晶片置於本發明之第一實施例的凹槽中之示意圖；

第6 圖係顯示當粒子落於本發明之第一實施例表面之示意圖；

第7 圖係顯示晶片置於本發明之第二實施例的凹槽中之示意圖；

第8 圖係顯示本發明之第二實施例之立體圖。

符號說明：

100 ~ 晶片承載盤；

101 ~ 基礎；

102 ~ 凸狀部；

103 ~ 凹陷部；

110 ~ 凹槽；

120 ~ 晶片；

121 ~ 金凸塊；

200 ~ 晶片承載盤；



圖式簡單說明

- 201 ~ 基 础 ；
- 202 ~ 凸 狀 部 ；
- 203 ~ 凹 陷 部 ；
- 210 ~ 凹 部 ；
- 220 ~ 第 一 連 接 部 ；
- 230 ~ 第 二 連 接 部 ；
- 240 ~ 第 三 連 接 部 ；
- 250 ~ 晶 片 ；
- 251 ~ 金 凸 塊 ；
- 270 ~ 粒 子 ；
- 300 ~ 晶 片 承 載 盤 。



六、申請專利範圍

1. 一種晶片承載盤，用以承載一晶片，具有：

一凹部；

一第一連接部，設於該凹部中，該第一連接部接觸承載該晶片之一側；以及

一第二連接部，設於該凹部中，該第二連接部接觸承載該晶片之另一側。

2. 如申請專利範圍第1項所述之晶片承載盤，其中，該晶片承載盤更具有一基礎；一凸狀部，設於該基礎之上，該凹部即形成於該凸狀部之上；以及一凹陷部，形成於該基礎之相對於該凸狀部的另一側。

3. 如申請專利範圍第1項所述之晶片承載盤，其中，該第一連接部以及該第二連接部分別設於該凹部兩側之底部。

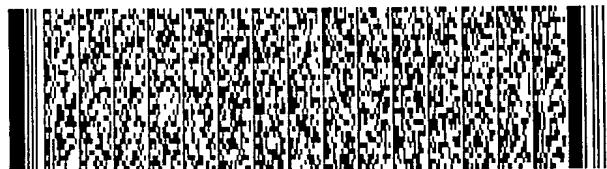
4. 如申請專利範圍第3項所述之晶片承載盤，其中，該晶片承載盤更具有一第三連接部，設於該凹部中央之底部，並接觸承載該晶片。

5. 如申請專利範圍第4項所述之晶片承載盤，其中，該第三連接部為一凸塊。

6. 如申請專利範圍第5項所述之晶片承載盤，其中，該第三連接部的高度為 $50 \mu\text{m} \sim 1000 \mu\text{m}$ 。

7. 如申請專利範圍第1項所述之晶片承載盤，其中，該第一連接部為一凸塊。

8. 如申請專利範圍第7項所述之晶片承載盤，其中，該第一連接部的高度為 $50 \mu\text{m} \sim 1000 \mu\text{m}$ 。

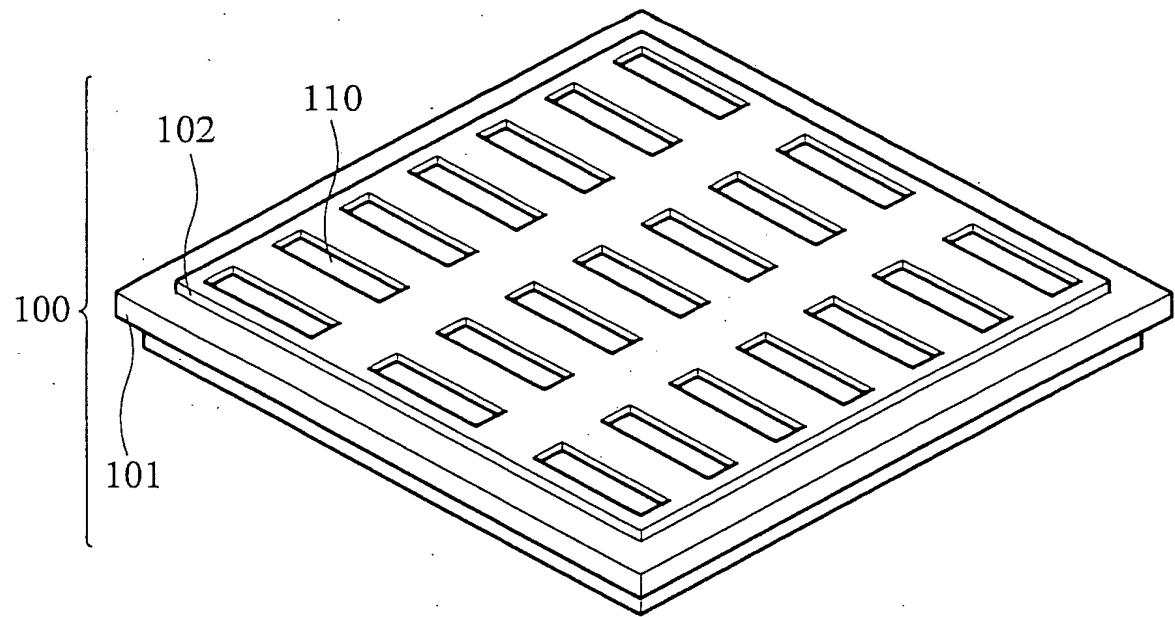


六、申請專利範圍

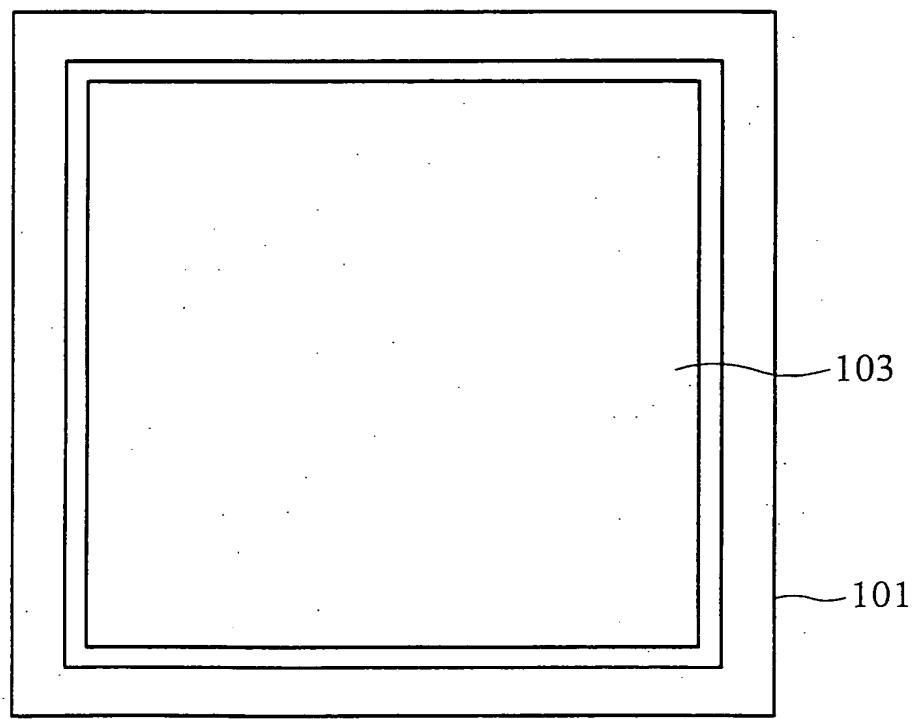
9. 如申請專利範圍第1項所述之晶片承載盤，其中，該第二連接部為一凸塊。

10. 如申請專利範圍第9項所述之晶片承載盤，其中，該第二連接部的高度為 $50 \mu\text{m} \sim 1000 \mu\text{m}$ 。

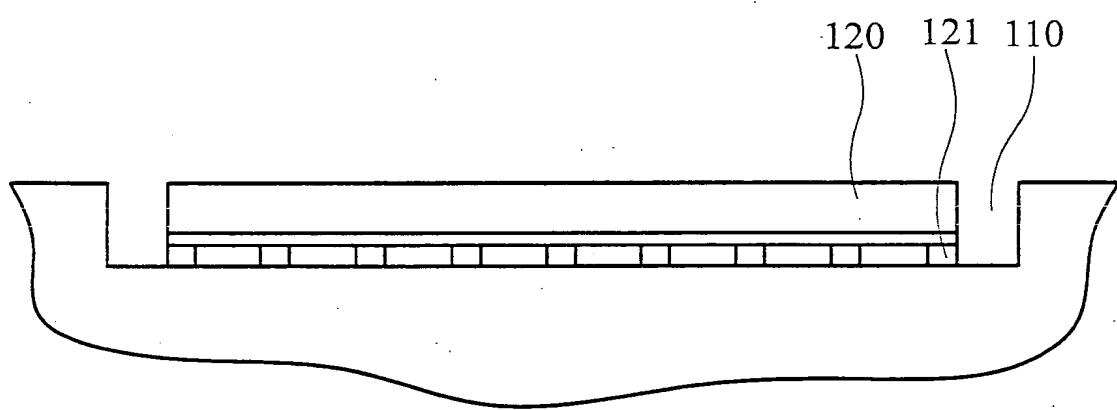




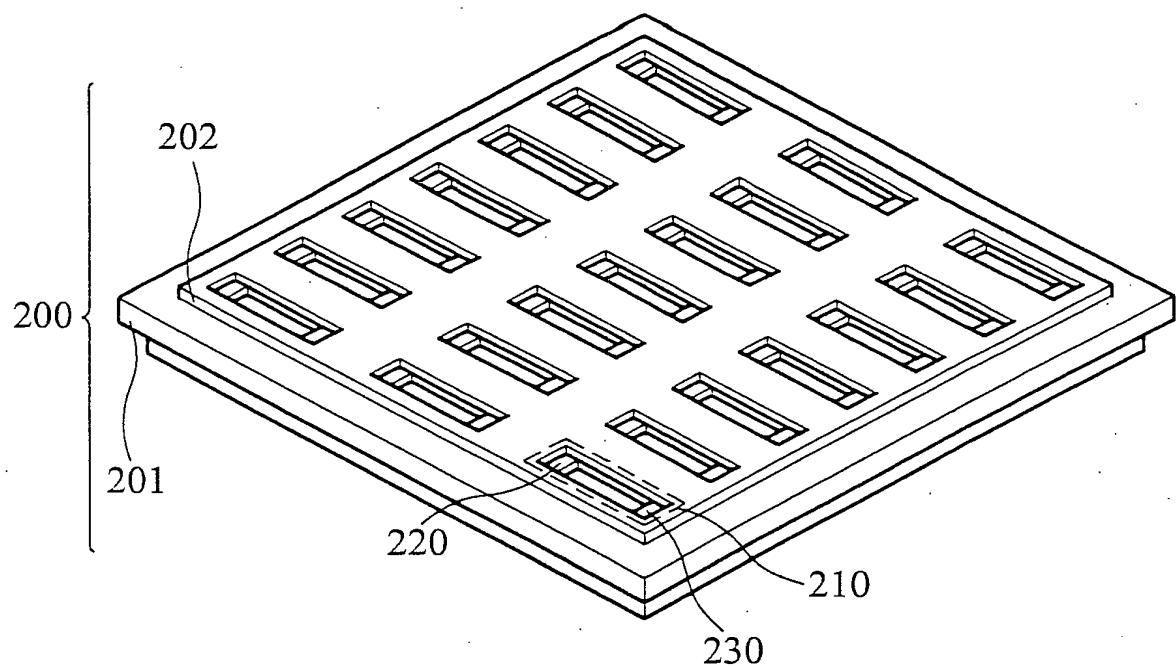
第1a圖



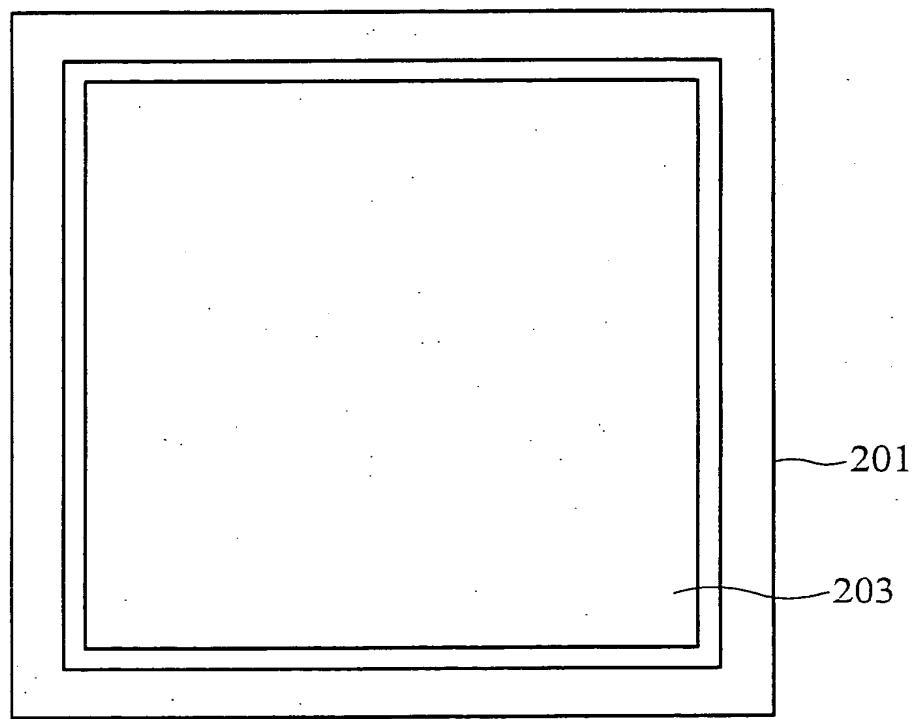
第1b圖



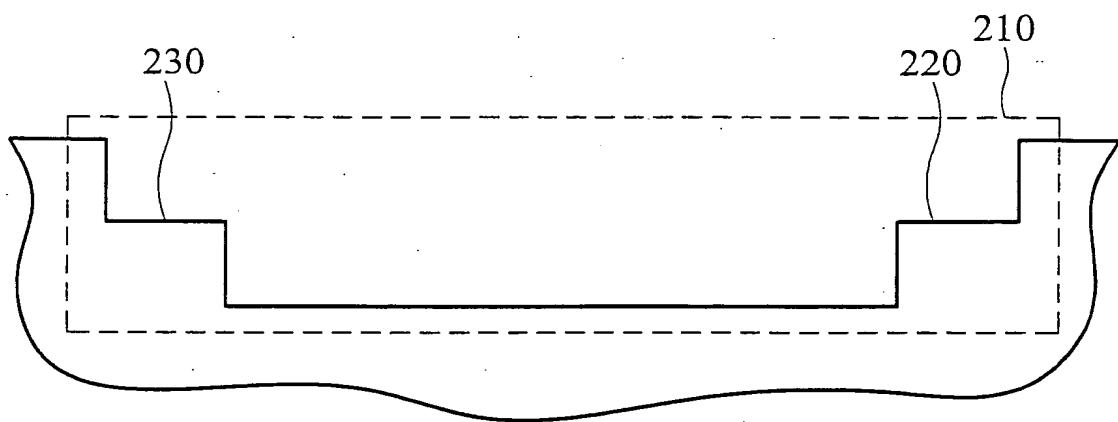
第 2 圖



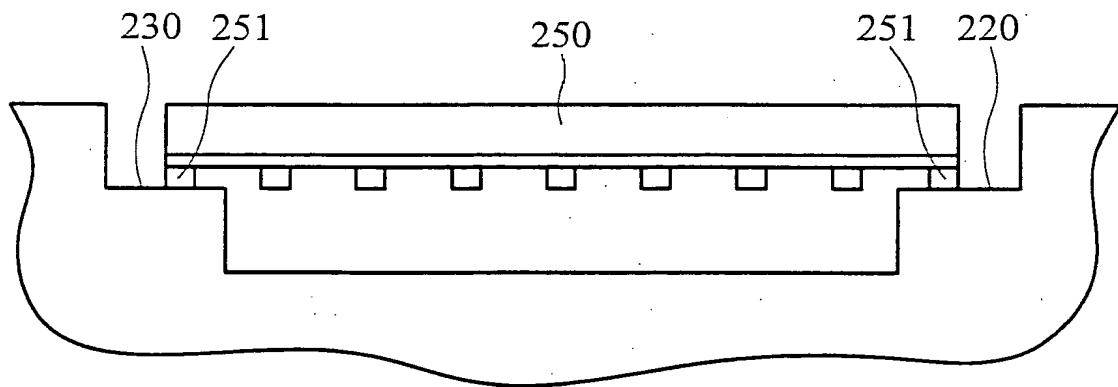
第 3a 圖



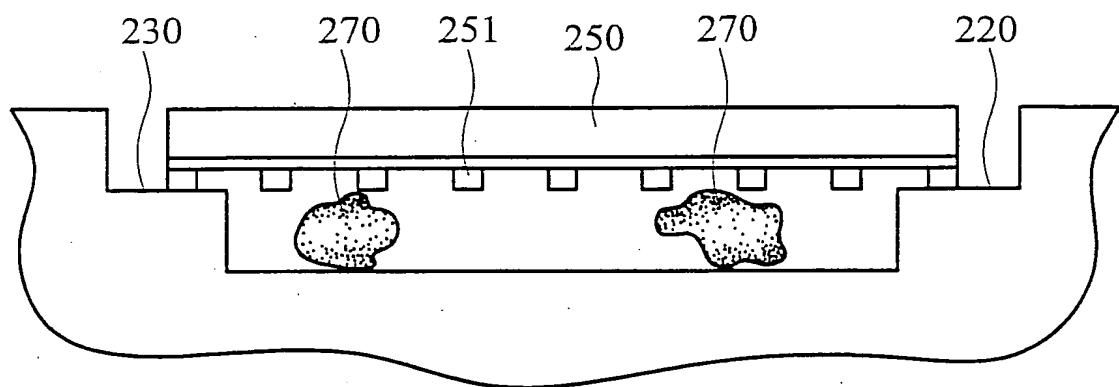
第 3b 圖



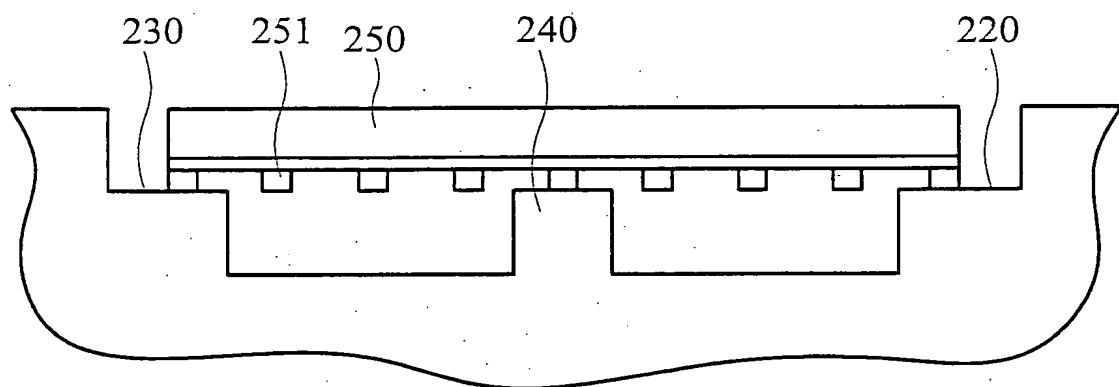
第 4 圖



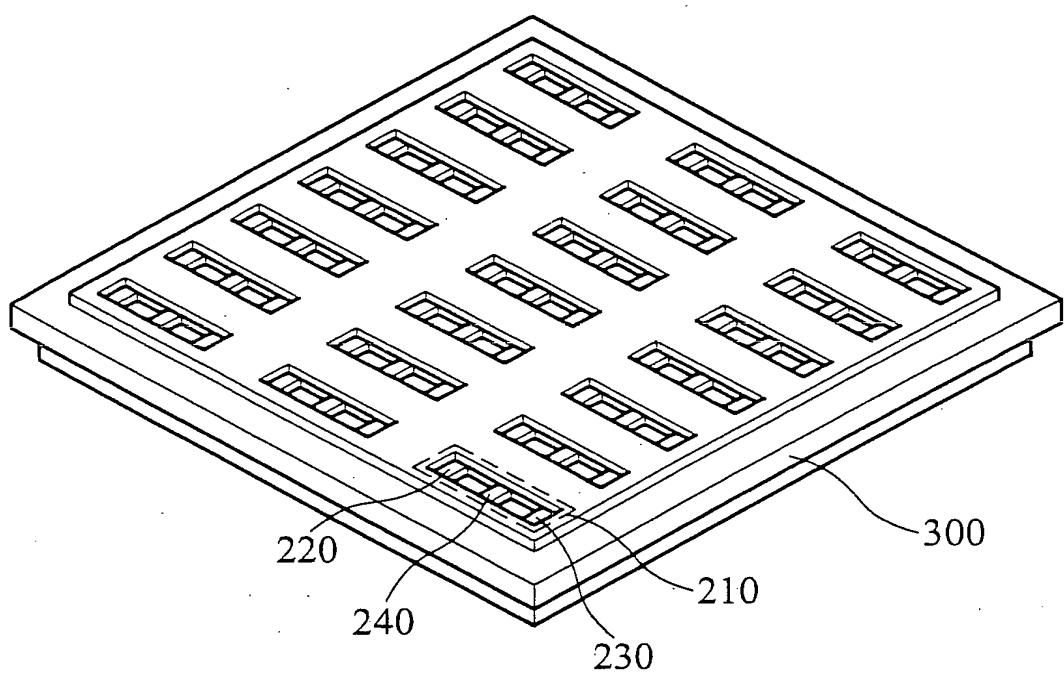
第 5 圖



第 6 圖

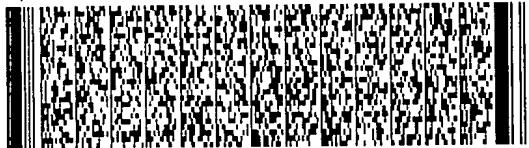


第 7 圖

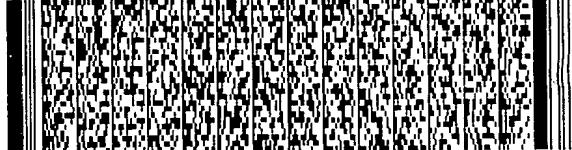


第 8 圖

第 1/12 頁



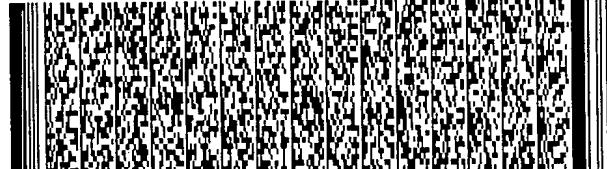
第 2/12 頁



第 3/12 頁



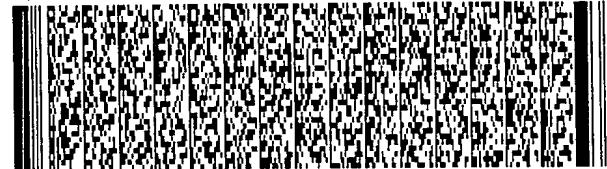
第 4/12 頁



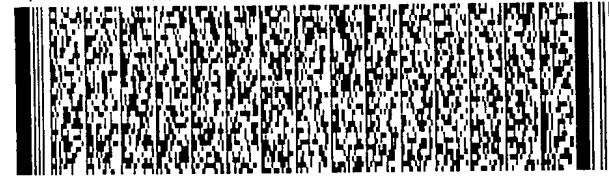
第 4/12 頁



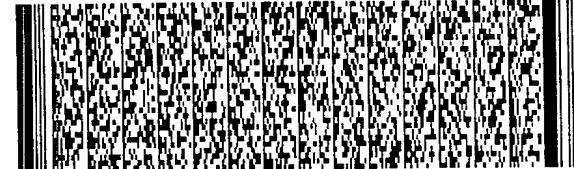
第 5/12 頁



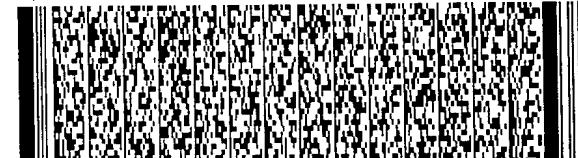
第 5/12 頁



第 6/12 頁



第 6/12 頁



第 7/12 頁



第 7/12 頁



第 8/12 頁



第 9/12 頁



第 10/12 頁



第 11/12 頁



第 12/12 頁

